

В.Ф. Зотин

(г. Брянск, Брянский государственный технический университет)

**КОНТРОЛЬ ДИНАМИЧЕСКИХ ПАРАМЕТРОВ  
МИКРОСХЕМ ДРАЙВЕРОВ ПЛАЗМЕННЫХ  
И ВАКУУМНО-ЛЮМИНЕСЦЕНТНЫХ ДИСПЛЕЕВ**

**CONTROL OF DYNAMIC PARAMETERS OF PLASMA  
AND VACUUM-LUMINESCENT DISPLAY DRIVERS**

*Разработана схема устройства для контроля динамических параметров микросхем драйверов плазменных и вакуумно-люминесцентных дисплеев. Предложен вариант конструктивного оформления устройства для испытания микросхем с применением климатической микрокамеры.*

*A device diagram for monitoring dynamic parameters of driver chips for plasma and vacuum-luminescent displays has been developed. A variant of the design of a device for testing microchips using a climate microchamber is proposed.*

*Ключевые слова: динамические параметры, микросхемы драйверов, плазменные дисплеи, климатическая микрокамера.*

*Keywords: dynamic parameters, driver chips, plasma displays, climate microchamber.*

Для управления плазменными и вакуумно-люминесцентными дисплеями применяются CMOS-микросхемы высоковольтных драйверов. К таким изделиям относятся микросхемы  $\mu$ PD16305 и  $\mu$ PD16337 [1, 2], разработанные фирмой NEC, и их аналоги.

На рис. 1 приведена функциональная схема микросхемы  $\mu$ PD16305. Она содержит 40-битный реверсивный сдвиговый регистр с информационными входами/выходами  $A$  и  $B$ , тактовым входом  $CLK$ , входом управления направлением сдвига  $R/L$  и входом асинхронного сброса  $/CLR$ .

Выходы сдвигового регистра сигналом  $/STB$  подключаются к регистру-защёлке. Высоковольтные CMOS-ключи с выходами  $O1...O40$  устанавливаются в состояние, определяемое регистром-защёлкой, или по сигналу бланкирования  $BLK$  в состояние, определяемое сигналом  $/PC$ .

Наряду со статическими параметрами производитель устанавливает контроль следующих динамических параметров микросхемы  $\mu$ PD16305 [1]:

- $t_{PHL1}, t_{PLH1}$  – задержка распространения сигналов  $CLK \rightarrow A/B$ ;
- $t_{PLH2}$  – задержка распространения сигналов  $CLR \rightarrow A/B$ ;
- $t_{PHL3}, t_{PLH3}$  – задержка распространения сигналов  $CLK \rightarrow On$ ;
- $t_{PHL4}, t_{PLH4}$  – задержка распространения сигналов  $STB \rightarrow On$ ;
- $t_{PHL5}, t_{PLH5}$  – задержка распространения сигналов  $BLK \rightarrow On$ ;
- $t_{PHL6}, t_{PLH6}$  – задержка распространения сигналов  $PC \rightarrow On$ ;
- $t_{TLH}$  – время нарастания сигнала  $On$ ;

-  $t_{THL}$  – время спада сигнала *On*.

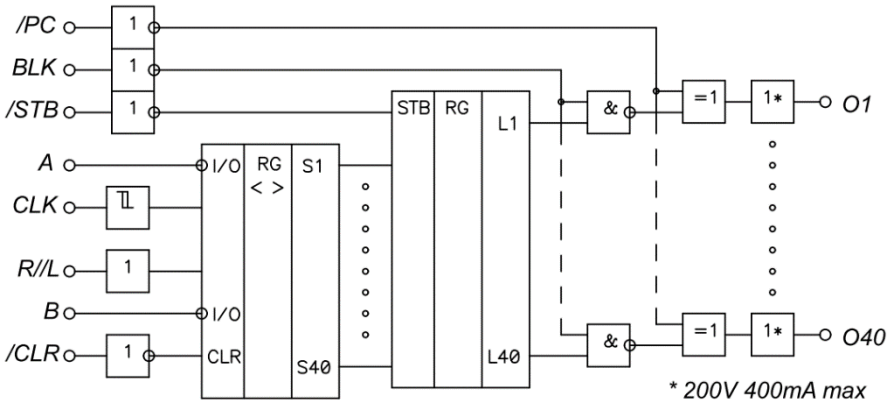


Рис. 1. Функциональная схема микросхемы  $\mu PD16305$

Для контроля указанных динамических параметров предлагается использовать устройство, принципиальная схема которого приведена на рис. 2.

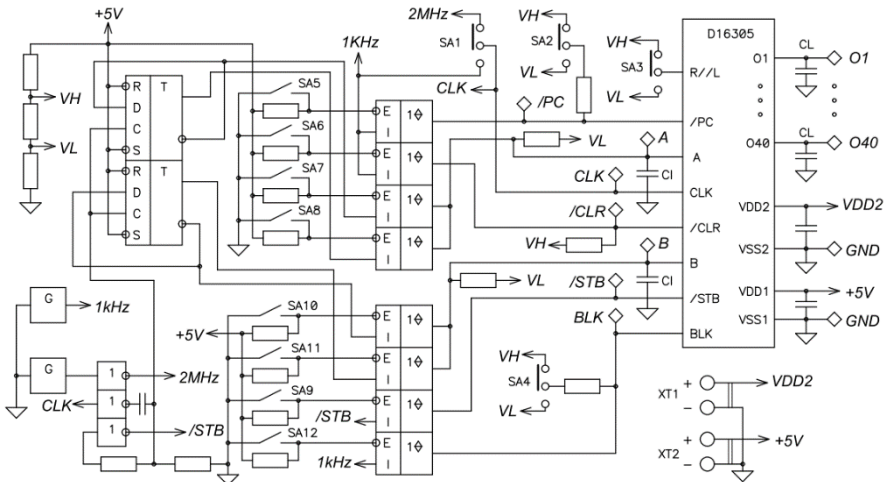


Рис. 2. Принципиальная схема устройства контроля динамических параметров микросхемы  $\mu PD16305$

Основными элементами схемы являются два модуля опорных генераторов меандра с частотами 1 кГц и 2 МГц, два Т-триггера, восемь повторителей с тремя состояниями выхода и комплект переключателей SA1 –

SA4 и выключателей SA5 – SA12. По условиям испытаний выходы O1 – O40 и A, B имеют ёмкостную нагрузку, соответственно CL=50 пФ и CI=15 пФ.

Функционирование устройства обеспечивается при подключении внешних источников электропитания напряжением VDD1 (допустимый диапазон 4,5...5,5 В) для логической части микросхемы и напряжением VDD2 (30...180 В) для высоковольтной части микросхемы. Статические входные сигналы для испытуемой микросхемы имеют следующие уровни: низкий уровень  $V_L=0,2 \cdot VDD1$ ; высокий уровень  $V_H=0,8 \cdot VDD1$ .

Измерение динамических параметров осуществляется с помощью двухканального цифрового осциллографа с полосой пропускания не менее 100 МГц. Щупы осциллографа подключаются к контрольным точкам, обозначенным на схеме рис. 2.

Схема и режим измерения конкретного динамического параметра формируются с помощью переключателей SA1 – SA4 и выключателей SA5 – SA12 установкой уровней входных сигналов согласно табл. 1. Параметры  $t_{TLH}$  и  $t_{THL}$  определяются в рамках выполнения тестов  $CLK \rightarrow On$ ,  $BLK \rightarrow On$  или  $PC \rightarrow On$ .

Таблица 1. Уровни входных сигналов

Тест	CLK	R/L	A	B	STB	BLK	PC	CLR
$CLK \rightarrow B$	P=2МГц	VH	P=1МГц	–	VL	VH	VH/VL	VH
$CLK \rightarrow A$	P=2МГц	VL	–	P=1МГц	VL	VH	VH/VL	VH
$CLR \rightarrow B$	P=2МГц	VH	VL	–	VL	VH	VH/VL	P=1кГц
$CLR \rightarrow A$	P=2МГц	VL	–	VL	VL	VH	VH/VL	P=1кГц
$CLK \rightarrow On$	P=1кГц	VH	P=0,5кГц	–	VL	VL	VL	VH
$STB \rightarrow On$	P=1кГц	VH	P=0,5кГц	–	↓1кГц	VL	VL	VH
$BLK \rightarrow On$	P=2МГц	VH	VL	–	VL	P=1кГц	VH	VH
$PC \rightarrow On$	P=1кГц	VH	VL	–	VL	VH	P=1кГц	VH

С помощью реализованного по схеме рис. 2 макета получены, в частности, следующие результаты измерения динамических параметров опытного образца аналога микросхемы  $\mu PD16305$  с применением осциллографа Hantek DS05202P (200MHz, 1GSa/s) при  $VDD1 = 5$  В,  $VDD2 = 60$  В.

$CLK \rightarrow B$ :  $t_{PHL1} = 62$  нс;  $t_{PLH1} = 64$  нс

$CLR \rightarrow B$ :  $t_{PLH2} = 63$  нс

$CLK \rightarrow A$ :  $t_{PHL1} = 62$  нс;  $t_{PLH1} = 63$  нс

$CLR \rightarrow A$ :  $t_{PLH2} = 65$  нс

$CLK \rightarrow O1$ :  $t_{PHL3} = 102$  нс;  $t_{PLH3} = 103$  нс;  $t_{THL} = 48$  нс;  $t_{TLH} = 46$  нс

$CLK \rightarrow O20$ :  $t_{PHL3} = 102$  нс;  $t_{PLH3} = 103$  нс;  $t_{THL} = 44$  нс;  $t_{TLH} = 44$  нс

$STB \rightarrow O1$ :  $t_{PHL4} = 105$  нс;  $t_{PLH4} = 102$  нс

$STB \rightarrow O20$ :  $t_{PHL4} = 97$  нс;  $t_{PLH4} = 101$  нс

$BLK \rightarrow O1$ :  $t_{PHL5} = 92$  нс;  $t_{PLH5} = 91$  нс

$BLK \rightarrow O20$ :  $t_{PHL5} = 88$  нс;  $t_{PLH5} = 88$  нс

$PC \rightarrow O1$ :  $t_{PHL6} = 87$  нс;  $t_{PLH6} = 84$  нс

$PC \rightarrow O20$ :  $t_{PHL6} = 83$  нс;  $t_{PLH6} = 80$  нс

Принципиальная схема макета позволяет реализовать тесты, не включённые в табл. 1, с применением инверсных сигналов, в том числе подаваемых на входы *A* и *B* испытуемой микросхемы.

Для контроля динамических параметров в широком диапазоне температур разработан модифицированный макет. Конструктивно он выполнен в виде модуля цилиндрической формы с печатными платами, расположенными в основаниях модуля.

На одной плате расположено контактное устройство, в которое устанавливается испытуемая микросхема, элементы ёмкостной нагрузки и блокировочные конденсаторы. На другой плате (рис. 3) размещены остальные компоненты схемы рис. 2, включая винтовые клеммники XT1, XT2 для присоединения внешних источников постоянного напряжения, выводы контрольных точек для подключения осциллографа, движковые переключатели SA1 – SA4 и DIP-выключатели SA5 – SA12 для формирования схемы и выбора режима тестирования.

Габаритные размеры и конструкция модуля обеспечивают размещение контактного устройства с установленной в нём испытуемой микросхемой в климатической микрокамере.

Изложенные принципы легли в основу разработки аналогичного устройства для контроля динамических параметров микросхемы  $\mu$ PD16337 и её аналогов.

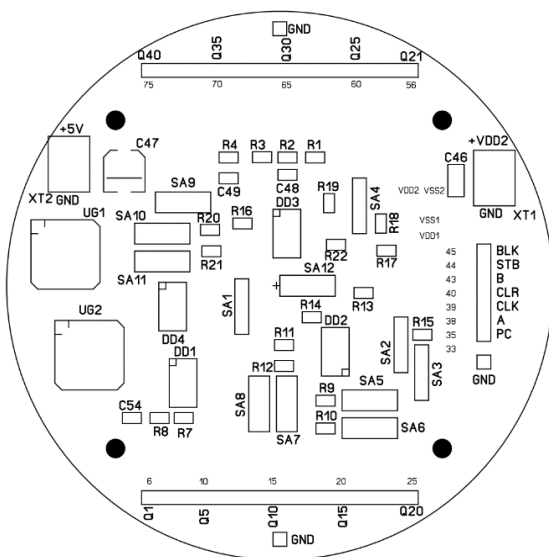


Рис. 3. Внешний вид платы макета

### Список литературы

1. MOS integrated circuit  $\mu$ PD16305GF. 40-bit Row Driver for AC-PDP. – Электронный ресурс. – URL: <https://datasheet.octopart.com/UPD16305GF-3L9-NEC-datasheet-109172.pdf> (дата обращения 05.10.2020).
2. MOS integrated circuit  $\mu$ PD16337. 64-bit AC-PDP Driver. – Электронный ресурс. – URL: <https://pdf1.alldatasheet.com/datasheet-pdf/view/6821/NEC/UPD16337.html> (дата обращения 05.10.2020).

Материал поступил в редколлегию 12.10.20.